

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re U.S. Patent Application)

Applicant: Akira Minami)

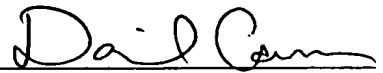
Serial No.)

Filed: December 29, 2003)

For: COMPOSITE STORAGE)
APPARATUS AND A CARD)
BOARD THEREOF)

I hereby certify that this paper is being deposited with the United States Postal Service as EXPRESS MAIL in an envelope addressed to: Mail Stop PATENT APPLICATION, Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450, on this date.

12-29-03
Date


Express Mail Label No.: EV032731222US

CLAIM FOR PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

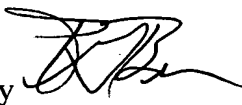
Applicant claims foreign priority benefits under 35 U.S.C. § 119 on the basis of the foreign application identified below:

Japanese Patent Application No. 2003-023617, filed January 31, 2003.

A certified copy of the priority document is enclosed.

Respectfully submitted,

GREER, BURNS & CRAIN, LTD.

By 

Patrick G. Burns
Registration No. 29,367

December 29, 2003
300 South Wacker Drive
Suite 2500
Chicago, Illinois 60606
Telephone: 312.360.0080
Facsimile: 312.360.9315

3408,68821
312,360,0080

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年・月 日 2 0 0 3 年 1 月 3 1 日
Date of Application:

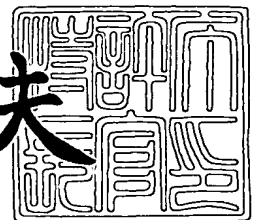
出 願 番 号 特 願 2 0 0 3 - 0 2 3 6 1 7
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 0 2 3 6 1 7]

出 願 人 富 士 通 株 式 会 社
Applicant(s):

2 0 0 3 年 1 0 月 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 8 1 5 1 8

【書類名】 特許願

【整理番号】 0253279

【提出日】 平成15年 1月31日

【あて先】 特許庁長官 殿

【国際特許分類】 G11B 25/10

【発明の名称】 複合型記憶装置及びそのカード用基板

【請求項の数】 10

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

 【氏名】 南 彰

【特許出願人】

 【識別番号】 000005223

 【氏名又は名称】 富士通株式会社

【代理人】

 【識別番号】 100094514

 【弁理士】

 【氏名又は名称】 林 恒徳

【選任した代理人】

 【識別番号】 100094525

 【弁理士】

 【氏名又は名称】 土井 健二

【手数料の表示】

 【予納台帳番号】 030708

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【包括委任状番号】 9704944

【プルーフの要否】 要

【書類名】 明細書**【発明の名称】 複合型記憶装置及びそのカード用基板****【特許請求の範囲】**

【請求項 1】 メモリカード機器と可換型ストレージ機器とを備えた複合型記憶装置において、

第 1 のインターフェースを有する可換型ストレージ機器と、

第 1 及び第 2 のインターフェースを有するカード用基板とを有し、

前記カード用基板は、前記第 2 のインターフェースを前記第 1 のインターフェースに変換するインターフェース変換回路と、前記インターフェース変換回路に接続されたコネクタと、前記インターフェース回路に接続された前記メモリカード機器を有する

ことを特徴とする複合型記憶装置。

【請求項 2】 前記メモリカード機器は、

メモリカードのコネクタと、

前記コネクタに接続され、前記メモリカードの少なくともリード及びライトの一方を制御するメモリカード制御回路とで構成された

ことを特徴とする請求項 1 の複合型記憶装置。

【請求項 3】 前記メモリカードのコネクタは、異なる種類のメモリカードに対応する複数のコネクタで構成され、

前記メモリカード制御回路は、前記異なる種類の各メモリカードの少なくともリード及びライトの一方を制御するメモリカード制御回路で構成された

ことを特徴とする請求項 2 の複合型記憶装置。

【請求項 4】 前記第 2 のインターフェースで外部接続する時は、前記カード用基板のコネクタと前記可換型ストレージ機器とのコネクタとを接続するケーブルを更に設けた

ことを特徴とする請求項 1 の複合型記憶装置。

【請求項 5】 前記第 1 のインターフェースで外部接続する時は、前記外部と、前記カード用基板のコネクタと前記可換型ストレージ機器とのコネクタとを接続するケーブルを更に設けた

ことを特徴とする請求項 1 の複合型記憶装置。

【請求項 6】 第 1 及び第 2 のインターフェースを有するカード用基板において、

前記第 2 のインターフェースを前記第 1 のインターフェースに変換するインターフェース変換回路と、

前記インターフェース変換回路に接続され、前記第 1 のインターフェースで外部と接続するためのコネクタと、

前記インターフェース回路と前記コネクタに接続された前記メモリカード機器を有することを特徴とするカード用基板。

【請求項 7】 前記メモリカード機器は、

メモリカードのコネクタと、

前記コネクタに接続され、前記メモリカードの少なくともリード及びライトの一方を制御するメモリカード制御回路とで構成された

ことを特徴とする請求項 6 のカード用基板。

【請求項 8】 前記メモリカードのコネクタは、異なる種類のメモリカードに対応する複数のコネクタで構成され、

前記メモリカード制御回路は、前記異なる種類の各メモリカードの少なくともリード及びライトの一方を制御するメモリカード制御回路で構成された

ことを特徴とする請求項 7 のカード用基板。

【請求項 9】 前記第 2 のインターフェースで外部接続する時は、前記カード用基板のコネクタと可換型ストレージ機器とのコネクタとをケーブル接続する

ことを特徴とする請求項 6 のカード用基板。

【請求項 10】 前記第 1 のインターフェースで外部接続する時は、前記外部と、前記カード用基板のコネクタとをケーブル接続する

ことを特徴とする請求項 6 のカード用基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、種類の異なる複数の記憶装置を搭載した複合型記憶装置及びそのカ

ード用基板に関し、特に、ディスクドライブとメモリカードとを搭載した複合型記憶装置及びそのカード用基板に関する。

【0002】

【従来の技術】

磁気ディスク、光磁気ディスク、光ディスク等の記憶媒体を利用したディスクドライブは、大容量記憶が可能であるが、比較的サイズが大きい。一方、半導体メモリを利用したメモリカードは、比較的サイズが小さいが、記憶容量が小さく、小型機器に適している。

【0003】

近年のデジタル処理技術の発展に伴い、デジタルカメラやデジタルビデオカメラ等の携帯機器が、普及しており、これらの携帯機器では、コンパクトフラッシュ（CF）カード、メモリスティック（MS）カード、スマートメディア（SM）カード、セキュアデジタル（SD）カード、マルチメディアカード（MMC）等のメモリカードが利用されている。

【0004】

このようなメモリカードの記憶内容を、パーソナルコンピュータで編集処理し、且つ大容量のディスクドライブに記憶し、メモリカードを再利用するという使用形態が好適である。このため、メモリカードリーダー/ライターとディスクドライブ（MOドライブ）とを1台の装置に組み込んだ複合型記憶装置が提案されている（例えば、特許文献1）。

【0005】

この複合型記憶装置の具体的構成として、ディスクドライブの基板に、メモリカード用コネクタ、メモリカードコントローラ等を搭載し、ホストとのインターフェースを1種類に限っていた（例えば、特許文献2，3参照）。

【0006】

【特許文献1】

特開 2000-358207号公報

【0007】

【特許文献2】

特開 2002-288964 号公報 (図 1 参照)

【0008】

【特許文献 3】

特開 2001-22899 号公報 (図 2、図 7 参照)

【0009】

【発明が解決しようとする課題】

即ち、従来技術では、メモリカード、ディスクドライブのインターフェースが、1 種類 (例えば、ATA (AT Attached) / ATAPI (AT Attached Packet Interface) 又は USB (Universal Serial Bus)) であるため、1 種類のホストインターフェースに対応するものであった。

【0010】

しかしながら、汎用のパーソナルコンピュータ等では、種々のインターフェース (USB 等のシリアルインターフェースや、ATA / ATAPI 等のパラレルインターフェース) が存在し、且つメモリカードも、種々のインターフェース (CF カード等のパラレルインターフェース、MS / SM / SD / MMC 等のシリアルインターフェース) が存在する。

【0011】

従来技術では、このような種々のインターフェースに、メモリカードとディスクドライブとの複合型記憶装置 1 台で対応することは、困難である。又、個々のディスクドライブやメモリカードに複数のインターフェースを搭載し、複合型記憶装置を構成することは、単一のインターフェースを持つディスクドライブやメモリカードを、このために設計、生産する必要がある、コストアップの原因となる。

【0012】

しかも、複合型記憶装置の大きさを大型化する必要がある、例えば、1 インチハイト (3.5 型ストレージフォームファクター) 内に収めることが難しく、パーソナルコンピュータやデジタルカメラ、DVD レコーダ等への内蔵が困難となる。

【0013】

従って、本発明の目的は、単一のインターフェースのメモリカードとディスクドライブとを組み合わせても、複数のホストインターフェースに対応するための複合型記憶装置及びそのメモリカード用基板を提供することにある。

【0014】

又、本発明の他の目的は、メモリカードとディスクドライブとを組み合わせても、装置を小型化して、複数のホストインターフェースに対応するための複合型記憶装置及びそのメモリカード用基板を提供することにある。

【0015】

更に、本発明の他の目的は、複数のインターフェースのメモリカードとディスクドライブとを組み合わせても、小型化して、複数のホストインターフェースに対応するための複合型記憶装置及びそのメモリカード用基板を提供することにある。

【0016】**【課題を解決するための手段】**

この目的の達成のため、本発明のメモリカード機器と可換型ストレージ機器とを備えた複合型記憶装置は、第1のインターフェースを有する可換型ストレージ機器と、第1及び第2のインターフェースを有するカード用基板とを有し、前記カード用基板は、前記第2のインターフェースを前記第1のインターフェースに変換するインターフェース変換回路と、前記インターフェース変換回路に接続されたコネクタと、前記コネクタと前記インターフェース回路に接続された前記メモリカード機器を有する。

【0017】

又、本発明の第1及び第2のインターフェースを有するカード用基板は、前記第2のインターフェースを前記第1のインターフェースに変換するインターフェース変換回路と、前記インターフェース変換回路に接続され、前記第1のインターフェースで外部と接続するためのコネクタと、前記インターフェース回路と前記コネクタに接続された前記メモリカード機器を有する。

【0018】

本発明では、カード用基板に、第2のインターフェースと第1のインターフェースとのインターフェース変換回路と、第1のインターフェースのコネクタと、メモリカード機器を設けたので、単一のインターフェースを有するメモリカードと可換型ストレージ機器を、複数のインターフェースで対応する複合型記憶装置を容易に実現できる。しかも、カード用基板に複数のインターフェースの機能を持たせたので、1つのインターフェースで使用する場合でも、同一のカード用基板を使用することで、大量生産によるコスト低下を期待できる。しかも、単一のインターフェースを持つ複合型記憶装置に対し、カード用基板の交換で、複数のインターフェースを持つ複合型記憶装置に変更できる。

【0019】

又、本発明の複合型記憶装置又はカード用基板は、好ましくは、前記メモリカード機器は、メモリカードのコネクタと、前記コネクタに接続され、前記メモリカードの少なくともリード及びライトの一方を制御するメモリカード制御回路とで構成される。これにより、複数のインターフェースに対応する複合型記憶装置を簡易に実現できる。

【0020】

又、本発明の複合型記憶装置又はカード用基板は、好ましくは、前記メモリカードのコネクタは、異なる種類のメモリカードに対応する複数のコネクタで構成され、前記メモリカード制御回路は、前記異なる種類の各メモリカードの少なくともリード及びライトの一方を制御するメモリカード制御回路で構成される。

【0021】

これにより、複数のインターフェースで対応する複合型記憶装置を、マルチカード対応に容易に実現できる。

【0022】

又、本発明の複合型記憶装置又はカード用基板は、好ましくは、前記第2のインターフェースで外部接続する時は、前記カード用基板のコネクタと前記可換型ストレージ機器とのコネクタとを接続するケーブルを更に設けた。これにより、容易に外部と第2のインターフェースで通信できる。

【0023】

又、本発明の複合型記憶装置又はカード用基板は、好ましくは、前記第1のインターフェースで外部接続する時は、前記外部と、前記カード用基板のコネクタと前記可換型ストレージ機器とのコネクタとを接続するケーブルを更に設けた。これにより、容易に外部と第1のインターフェースで通信できる。

【0024】

更に、本発明の複合型記憶装置又はカード用基板は、好ましくは、前記メモリカードと前記可換型ストレージ機器とのマスタ／スレーブを設定する設定手段を、前記カード用基板に設けた。これにより、メモリカードと可換型ストレージ機器との、マスタ／スレーブを容易に実現できる。

【0025】

更に、本発明の複合型記憶装置又はカード用基板は、好ましくは、前記カード用基板は、前記メモリカード用機器と前記インターフェース変換回路とを片面実装する。これにより、可換型ストレージ機器と複合しても、薄い複合型記憶装置を実現できる。

【0026】

更に、本発明の複合型記憶装置では、好ましくは、前記可換型ストレージ機器は、ディスクドライブで構成されたことにより、大容量のストレージ機器を使用できる。

【0027】

更に、本発明の複合型記憶装置では、好ましくは、前記ディスクドライブは、ディスクドライブ機構と、前記ディスクドライブ機構を制御する回路を搭載したドライブ用基板とを有することにより、容易に、カード用基板との接続が可能となる。

【0028】

更に、本発明の複合型記憶装置又はカード用基板では、好ましくは、前記第1のインターフェースが、パラレルインターフェースであり、前記第2のインターフェースが、シリアルインターフェースである。

【0029】

更に、本発明の複合型記憶装置又はカード用基板では、好ましくは、前記第1

のインターフェースが、ATA/ATAPI インターフェースであり、前記第 2 のインターフェースが、USB インターフェースである。

【0030】

【発明の実施の形態】

以下、本発明の実施の形態を、メモリカード用基板、ディスクドライブ、複合型記憶装置、他の実施の形態の順で説明する。

【0031】

[メモリカード用基板]

図 1 は、本発明の一実施の形態の複合型記憶装置のメモリカード用基板の上面図、図 2 は、そのコンフィギュレーション LSI 回路、図 3 は、その斜視図である。

【0032】

図 1 及び図 3 に示すように、プリント板 100 上には、パーソナルコンピュータ（図示せず）と ATA/ATAPI ケーブル（後述する）と接続するための ATA/ATAPI コネクタ 160、160-1 と、ATA/ATAPI インターフェースをコンフィギュレーションする LSI 130 と、コンフィギュレーション LSI 130 と ATA/ATAPI コネクタ 160 との間でマスタ/スレーブを設定するショートプラグ 150 と、コンパクトフラッシュ（CF）カードのスロットにつながる CF 用コネクタ 110 と、メモリスティック（MS）、スマートメディア（SM）、セキュアデジタル（SD）カード、マルチメディアカード（MMC）の 4 種のカードに対応したコネクタ 120 とを搭載される。

【0033】

更に、プリント板 100 上には、パーソナルコンピュータの USB シリアルラインと接続するための USB コネクタ 180、外部から DC 電圧が供給される DC ジャック（5V）192、電源スイッチ 190、USB-ATA/ATAPI 変換 LSI 140 が搭載される。

【0034】

USB-ATA/ATAPI 変換 LSI 140 は、ATA（IDE）/ATAPI バス 170 により、ATA/ATAPI コネクタ 160 と、コンフィグレーション

ションLSI130とに接続される。コンフィグレーションLSI130は、各メモリカードのシリアルライン174を介しMS/SM/SD/MMCコネクタ120と接続され、パラレルバス（CFバス）172を介しCFコネクタ110と接続される。

【0035】

USB-ATA/ATAPI変換LSI140は、図3に示すように、変換プロトコルを格納する第1のメモリ140-1と、シリアル-パラレル変換のため、データを一時格納する第2のメモリ140-2とに接続され、LSI140に内蔵するCPUにより、USB-ATA変換又はUSB/ATAPI変換を行う。

【0036】

コンフィグレーションLSI130は、図2に示すように、1つのATAインターフェースに、複数のインターフェースを接続するブリッジ回路であり、図1のIDE（ATA）バス170とATA/ATAPIインターフェース制御するATA/ATAPI制御ブロック132と、ATA/ATAPIインターフェースと他のインターフェースとのデータバッファを構成するFIFOメモリ133と、ブリッジ制御するためのCPU134と、FIFOメモリ133のデータをDMA（Direct Memory Access）転送するDMA回路135とを有する。

【0037】

CPU134のCPUバス131に、メモリースティック（MS）とのインターフェースを行うメモリースティックインターフェース回路136と、SDメモリカードとマルチメディアカードとのインターフェースを行うSDメモリインターフェース回路137と、スマートメディアとのインターフェースを行うSMインターフェース回路138と、CFカードとのインターフェースを行うCFカードインターフェース回路139とを有する。

【0038】

このコンフィグレーションLSI130は、ATA/ATAPIインターフェースと、MSインターフェース、SDメモリインターフェース、SMインターフェース、CFカードインターフェースとの橋渡しを行う、所謂ATA/ATAPI

Iブリッジ回路である。そして、このコンフィグレーション L S I 130は、図3に示すように、CPU 134のプログラム、パラメータを格納するメモリ 130-1に接続している。

【0039】

尚、図3の196は、コンデンサを示す。この基板100の動作を簡単に説明する。ホストPC (Personal Computer)等のホストコントローラと、ATA/ATAPI接続する場合には、ホストPCは、ATA/ATAPIケーブルでプリント板100上のATA/ATAPIコネクタ160に接続される。ここから、コンフィグレーション L S I 130に配線され、それぞれのメモ리카ードコネクタ110, 120へ配線される。コンフィグレーション L S Iには、ATA/ATAPIのマスタ/スレーブ設定のピン150が用意されており、固定的にマスタあるいはスレーブに設定する。また、この端子をショートプラグ等で設定可能とする仕様も選択できる。

【0040】

次に、ホストPCとUSB接続する場合には、ホストPCは、USBケーブルで、プリント板100上のUSBコネクタ180に接続される。ここから、USB-ATA/ATAPI変換 L S I 140に配線され、ATA/ATAPI側のマスタ側であるATA/ATAPIコネクタ160に配線され、後述する外部のストレージ機器（ディスクドライブ）に接続される。

【0041】

一方、スレーブ側は、コンフィグレーション L S I 130に配線され、各種メモ리카ードへのアクセスが可能となる。USB-ATA/ATAPI変換 L S I 140からのマスタ/スレーブの接続は逆にすることも可能で、ホストPCから見た場合には、ドライブレーターの順位が変わることになる。装置の構成としては、ATA/ATAPIインターフェースを持つ可換型ストレージ機器からプリント板100上のATA/ATAPIコネクタ160へのケーブルで配線され、プリント板100上のUSBコネクタ180に接続されたUSBケーブルからホストPCへ接続される。

【0042】

[ディスクドライブ]

次に、複合型記憶装置のディスクドライブを説明する。図4は本発明の一実施の形態の複合型記憶装置のディスクドライブの外観図、図5は、図4の装置の断面図、図6は、図4の装置の回路ブロック図、図7は、図4の装置のプリント基板の回路配置図である。

【0043】

図4乃至図7は、複合型記憶装置のディスクドライブとして、光磁気ディスク装置を示す。図4に示すように、光磁気ディスクドライブ300は、光磁気ディスクが挿入されるスロット24を備えたドライブ機構22と、その上に設けられ、後述する制御回路を搭載したプリント基板40と、プリント基板40に設けられたコネクタ23とから構成される。

【0044】

このプリント基板40の表面（図で見える面）には、回路部品を実装せず、裏面に全ての回路部品を実装する。即ち、片面実装により、ドライブの薄さを実現する。

【0045】

このプリント基板40の裏面に実装される制御回路を、図6で説明する。図6に示すように、マイクロプロセッサ（MPU）2は、装置の主制御を行うものである。ランダムアクセスメモリ（RAM）3は、MPU2が演算処理するために使用されるメモリである。

【0046】

オプティカルディスクコントローラ（ODC）4は、ホストとのインターフェース制御を行い、且つデータのエンコード・デコードを行うものである。デジタルシグナルプロセッサ（DSP）5は、光ディスクドライブの光学ヘッド等のサーボ制御を行うものである。制御ロジック回路6は、MPU2、ODC4、DSP5と、光学ヘッドや駆動機構との間で、データの送受信を行うためのタイミングゲートを作成するための論理回路群である。

【0047】

MPU2、RAM3、ODC4、DSP5、制御ロジック回路6は、内部アドレス／データバス線9で接続されている。そして、MPU2、RAM3、ODC

4、DSP 5、制御ロジック回路 6、内部アドレス／データバス線 9 は、ワンチップ上に形成され、且つ制御 LSI 1 を構成する。

【0048】

リードオンリーメモリ (ROM) 8 は、MPU 2 が、実行する制御プログラムを格納するメモリである。ROM 8 は、制御 LSI 1 の内部バス 9 に接続される。ランダムアクセスメモリ (RAM) 7 は、リードデータ・ライトデータのバッファメモリとして使用されるメモリである。RAM 7 は、ODC 4 と外部アドレス／データバス線 9-1 を介して接続される。

【0049】

このデジタル回路に加え、アナログ回路が設けられている。アナログ回路は、リード回路 10、ライト回路 12、駆動回路 13、サーボ・AGC 回路 21 等である。

【0050】

リード回路 10 は、光学ヘッドの光ディテクター 30 の出力を増幅して、リードデータを、ODC 4 に出力する。ライト回路 12 は、光学ヘッドのレーザダイオード 31 を、ODC 4 からのライトデータに応じて、駆動する。これにより、光磁気ディスクにデータを書き込む。

【0051】

駆動回路 13 は、DSP 5 からのサーボ信号に応じて、光学ヘッドの駆動機構 32 を駆動する。光学ヘッドの駆動機構 32 には、光学ヘッドのフォーカスアクチュエータ、光学ヘッドのトラックアクチュエータ、光学ヘッドの移動モータ等がある。

【0052】

サーボ・AGC 回路 21 は、光学ヘッドの光ディテクター 30 の検出出力からフォーカスエラー信号及びトラックエラー信号を作成する。フォーカスエラー信号及びトラックエラー信号は、DSP 5 に出力される。

【0053】

このように、MPU 2、RAM 3、ODC 4、DSP 5、制御ロジック回路 6、内部アドレス／データバス線 9 を、制御 LSI 1 内に收容している。このため

、これら回路の収容面積が減少するので、これら回路の大幅な小型化が可能となる。

【0054】

又、LSI1内に、内部アドレス／データバス線9を設けたため、LSI1外部に設けられるアドレス／データバス線の長さを短くできる。これにより、回路基板上のアドレス／データバス線の専有面積を減少できる。

【0055】

デジタル信号の入出力を行うデジタル回路とバス線9をまとめたので、外部アナログ回路へのノイズの放射を防止することができる。このため、サーボ制御が正確にでき、且つリード動作も安定となる。

【0056】

更に、A/D、D/Aコンバータを含むDSP5は、デジタル／アナログ混合回路である。しかし、DSP5もバス線に接続されているので、DSP5も一体化している。このため、より小型となる。しかもノイズの放射も低減できる。

【0057】

ここで、ROM8及びRAM7を、制御LSI1内に収容することもできる。しかし、この実施の形態では、RAM7は、データバッファの役目を果たすため、ODC4との接続のための外部バス9-1が、内部アドレス／データバス線9とは異なる。又、バッファサイズの変更の要求も考慮する必要がある。このため、RAM7を、制御LSI1内に収容していない。

【0058】

又、ROM8は、制御プログラムを格納する。このため、ROM8単体で、制御プログラムを書き込めるようにした方が、便利である。又、制御プログラムのバージョンアップのために、制御プログラムを書き換えることもある。この場合にも、ROM8単体で、制御プログラムを書き換えることができる方が、便利である。このため、ROM8を、制御LSI1内に収容していない。

【0059】

勿論、ROM8及び／又はRAM7を、LSI1内に収容することもできる。このようにすると、より小型化が可能となる。

【0060】

図5の断面図により、光ディスクドライブ機構22を説明する。ドライブ機構22は、スピンドルモータ35と、光学ヘッド20とを有する。スピンドルモータ35は、スロット24から挿入されたカートリッジケース50内の光ディスク51を回転するものである。

【0061】

光学ヘッド20は、固定部20-1と可動部20-2とを有する。固定部20-1には、レーザーダイオード31と、光ディテクタとが設けられ、装置ベースに固定されている。

【0062】

可動部20-2は、ボイスコイルモータにより、光ディスク51のトラック横断方向に、移動される。可動部20-2は、対物レンズ、フォーカスアクチュエータ、トラックアクチュエータ、レンズ位置検出器が設けられている。

【0063】

この固定部20-1の上に、カートリッジホルダー53が取り付けられる。カートリッジホルダー53は、挿入されるカートリッジケース50を保持するものである。カートリッジホルダー53の上面の中央には、バイアス磁界印加用コイル37が設けられている。

【0064】

図7のプリント基板40への回路配置図により、更に詳細に説明する。図7に示すように、制御LSI1は、図6に示したように、MPU2、ODC4、DSP5、制御ロジック回路6、SRAM3とを、ワンチップに形成したものである。

【0065】

そして、このワンチップLSI1に、3つのクロック源（水晶発振器）18が接続されている。クロック源18は、システムクロックを発生するクロック源と、媒体タイプ1用（230M/128M媒体用）リファレンスクロックを発生するクロック源と、媒体タイプ2用（640M/540M媒体用）リファレンスクロックを発生するクロック源とを有する。RAM7は、汎用の4メガのDRAM

で構成されている。ROM 8 は、汎用の 4 メガの FLASH ROM で構成されている。

【0066】

図 5 の光学ヘッド 20 の固定部 20-1 には、図 6 に示したライト LSI 回路 12 と、プリアンプ・サーボ AGC 回路 21 とが設けられている。ライト LSI 回路 12 は、固定部 20-1 のレーザーダイオード（発光素子）31 のリード／ライト発光制御を行う。そして、ライト LSI 回路 12 は、制御 LSI 1 の制御ロジック回路 6 に接続され、MPU 1 の指示によりレーザーダイオード 31 をリード／ライト発光制御する。

【0067】

プリアンプ・サーボ AGC 回路 21 は、光ディテクター 30 の検出電流を電圧に変換した後、再生信号、フォーカスエラー信号及びトラックエラー信号を作成するものである。プリアンプ・サーボ AGC 回路 21 は、再生信号の作成回路、フォーカスエラー信号の作成回路、トラックエラー信号の作成回路等で構成されている。

【0068】

リード回路（LSI）10 は、プリアンプ・AGC 回路 21 の再生信号（リード信号）の波形の生成を行い、パルス化されたリードデータを ODC 4 に出力する。リード LSI 10 は、波形生成回路で構成されている。

【0069】

アナログ LSI 回路 14 は、装置内で使用される各種のアナログ回路を集積化したものである。アナログ LSI 回路 14 は、フォーカスエラー信号や、トラックエラー信号のフィルタリング、増幅等を行う。

【0070】

図 5 の光ディスクドライブ機構 22 には、光学ヘッド 20 の対物レンズ位置を検出するためのレンズ位置検出回路が設けられている。AGC アンプ 11 は、検出回路 33 のセンサ信号の電流／電圧変換を行うための回路である。

【0071】

又、光ディスクドライブの機構 22 のフォーカスアクチュエータは、光学ヘッ

ド 20 の対物レンズをフォーカス方向に駆動して、光ビームのフォーカス位置を調整する。トラックアクチュエータは、光学ヘッド 20 の対物レンズをトラック横断方向に駆動して、光ビームのトラック位置を調整する。ボイスコイルモータは、光学ヘッド 20 を、光ディスクのトラックを横断する方向に移動する。

【0072】

図 7 に戻り、DSP 5 は、アナログ LSI 回路 14 からのフォーカスエラー信号とトラックエラー信号と、AGC アンプ 11 からのレンズ位置検出信号に応じて、各種のサーボ制御処理を行う。即ち、DSP 5 は、フォーカスサーボ制御、トラックサーボ制御及びシーク制御を行う。

【0073】

DSP 5 は、フォーカスエラー信号とトラックエラー信号とレンズ位置検出信号とをアナログ／デジタル変換する A/D コンバータ群を有する。そして、DSP 5 は、これらデジタル変換された信号に基づいて、サーボ制御値（フォーカスサーボ制御値、トラックサーボ制御値、シークサーボ制御値）を演算する。

【0074】

DSP 5 は、各サーボ制御値をアナログのサーボ制御量に変換する D/A コンバータ群を有する。DSP 5 は、サーボ制御のための駆動回路 13-1、13-4 に制御量を出力する。

【0075】

この駆動回路 13-1 は、フォーカスアクチュエータ及びトラックアクチュエータを駆動するためのフォーカス／トラックドライバー回路である。フォーカス／トラックドライバー回路は、周知の回路で構成されている。即ち、フォーカス／トラックドライバー回路は、それぞれ独立した 2 チャンネルの H 型ブリッジ回路 IC から構成される。

【0076】

このフォーカス／トラックドライバー回路 13-1 には、駆動電流検出用のオペアンプ 13-3 と、駆動電流値設定用のコンパレータ 13-2 とが接続されている。又、駆動回路 13-4 は、ボイスコイルモータを駆動するための VCM ドライバー回路である。VCM ドライバー回路 13-4 は、汎用のフルブリッジ回

路で構成されている。

【0077】

更に、エジェクトドライバー回路15は、制御ロジック回路6に接続され、MPU2の指示に応じて、図4のドライブ機構22のエジェクトモータ36を駆動する。スピンドルドライバー回路13-5は、制御ロジック回路6に接続され、MPU2の指示に応じて、スピンドルモータ35を駆動する。スピンドルドライバー回路13-5は、3相のセンサレスモータドライバで構成される。

【0078】

バイアスドライバー回路16は、制御ロジック回路6に接続され、MPU2の指示に応じて、図5のバイアスコイル37を駆動する。バイアスドライバー回路16は、H型ブリッジ回路で構成される。DC-DCコンバータ19は、5ボルト電圧を、3.3ボルトに変換して、電源を供給する。

【0079】

この制御回路の動作は、周知のように、DSP5が、アナログLSI回路14のフォーカスエラー信号とトラックエラー信号をデジタル信号に変換した後、この信号に応じて、フォーカサーボ制御及びトラックサーボ制御を行う。即ち、DSP5は、フォーカス／トラック駆動回路13-1に制御量を出力して、光学ヘッド20のフォーカスアクチュエータ、トラックアクチュエータを駆動する。

【0080】

リード／ライト命令は、外部のコンピュータからODC4を介してMPU2に与えられる。MPU2は、指定された光ディスクのトラック位置に光学ヘッドを位置付けるため、DSP5に、移動距離を指示する。DSP5は、VCMドライバー回路13-4を介して、ドライブ22のボイスコイルモータを駆動する。DSP5は、アナログLSI回路14のトラックエラー信号により、光学ヘッドの位置を検出しながら、ボイスコイルモータを駆動して、光学ヘッドを指定トラックへ位置付ける。

【0081】

ODC4で受信されたライトデータは、DRAM7に格納された後、ライトLSI12に出力され、光学ヘッド22のレーザーダイオード31が駆動される。

これにより、光ディスクに書き込みが行われる。

【0082】

又、リード命令を受けた時は、光学ヘッド20の光ディテクタ30の検出信号からプリアンプ・サーボAGC回路21が再生信号を作成する。再生信号は、リード回路10で、パルス化され、リードデータが得られる。リードデータは、リードLSI10からODC4に出力された後、DRAM7に格納される。DRAM7に格納されたリードデータは、ODC4から外部に出力される。

【0083】

図7に示すように、回路基板40の中央に、制御LSI1が設けられる。この制御LSI1を囲むように、ROM8、RAM7、アナログLSI回路14、リードLSI回路10が設けられている。AGC回路11、ドライバー回路13-1、13-4、13-5、16、アンプ13-3、コンパレータ13-2は、その下に設けられている。

【0084】

図7の回路基板40の反対面には、部品が実装されていない。又、23は、ATA、即ちIDE (Integrated Device Electronic) インターフェースコネクタ、24-1～24-5は、光ディスクドライブとの接続のためのコネクタである。

【0085】

図5に戻り、回路基板40の上面には、部品が搭載されていない。回路基板40の下面に、全ての部品が搭載されている。そして、回路基板40は、下面を、光ディスクドライブ22に対向させて、光ディスクドライブ22に取り付けられる。このように、回路基板40の上面に、部品を搭載しないで、且つ部品を搭載した回路基板40を光ディスクドライブ機構22に密着して設けたので、回路基板40を含めた光ディスク装置の厚みを、より小さくすることができる。従って、例えば、厚さ約17ミリメートルの光ディスクドライブを実現できる。

【0086】

[複合型記憶装置]

図8は、本発明の一実施の形態の複合型記憶装置の正面図、図9は、その断面

図、図 1 0 は、フロント側から見た斜視図、図 1 1 は、その分解斜視図、図 1 2 は、バック側から見た斜視図である。

【 0 0 8 7 】

図 8 及び図 9 に示すように、図 1 乃至図 3 のように構成したプリント板 1 0 0 を、回路実装面を上にして、図 4 乃至図 7 の薄型の可換型ストレージ機器 3 0 0 に上乗せし、前面に、パネル 4 0 0 を設けて、複合型の装置として構成する。図 8 の前面パネルでは、独立したコンパクトフラッシュ(CF)カードのロット 1 1 0 と、メモリスティック(MS)、スマートメディア(SM)、セキュアデジタル(SD)、マルチメディアカード(MMC)の4種のカードに対応したコネクタ 1 2 0 の両方を搭載した例を示す。尚、各種メモリカードの接続の可否は、コンフィグレーション L S I 1 3 0 の仕様による。

【 0 0 8 8 】

更に、詳細に説明する。図 1 0 は、図 8 及び図 9 の複合型記憶装置のフロント側から見た斜視図であり、図 1 1 は、その分解斜視図である。図 1 2 は、図 8 及び図 9 の複合型記憶装置のバック側から見た斜視図である。

【 0 0 8 9 】

このように、片面実装したカード用プリント板 1 0 0 と、片面実装した可換型ストレージ装置 3 0 0 とを積層することにより、1 インチハイト(= 2 5 . 4 m m, 3 . 5 型ストレージフォームファクター)以下の薄い複合型記憶装置を実現できる。又、カード用プリント板 1 0 0 は、これら回路を搭載しても、ストレージ装置 3 0 0 の奥行きを越えない程度に奥行きに設定でき、複合型記憶装置の高さばかりでなく、奥行き、幅も、大型化を防止できる。

【 0 0 9 0 】

このため、タワー型 P C 内蔵用には、内部接続が容易な ATA/ATAPI インターフェースとし、3 . 5 型のフォームファクタに、MO 等の可換型ストレージ機器 3 0 0 とメモリカードのリーダーライタの両方 1 0 0 を搭載でき、これにより、コンパクトで簡単に、P C に内蔵することが可能になる。

【 0 0 9 1 】

また、外付け型としては、U S B インターフェース等のシリアル系のインター

フェースを採用し、小型の外観で可換型ストレージ機器 300 とメモリカードのリーダライタの両方 100 が搭載された商品を構成できる。

【0092】

さらに、上記の ATA/ATAPI インターフェースのプリント基板と USB インターフェース等のシリアル系のインターフェースを持つプリント基板を共有にすることにより、3.5 型ストレージフォームファクターの複合型記憶装置を容易に実現できる。

【0093】

又、この例とは逆に、カード用プリント板 100 を、回路実装面を下にして、可換型ストレージ装置 300 に積層できる。この例のように、カード用プリント板 100 を、回路実装面を上にして、可換型ストレージ装置 300 に積層する場合には、マスタ/スレーブ設定ピン 150 を表面（上面）に露出でき、設定が容易となる。又、プリント板 100 と可換型ストレージ装置 300 の基板 40 との間にショート防止用レジスト膜や、フィルムを設けることにより、密着した形態が可能であり、より装置を薄くできる。更に、カード用プリント板 100 を、回路実装面を上にして、可換型ストレージ装置 300 に積層する場合には、相互の回路に距離を持たせることができ、回路間でのノイズや発熱の影響を低減できる。

【0094】

図 13 は、図 8 乃至図 12 の構成の複合型記憶装置を、USB インターフェースで使用例を示す図である。ホスト PC からは USB ケーブル 200 で、カード用プリント板 100 上の USB コネクタ 180 に接続される。ここから、USB-ATA/ATAPI 変換 LSI 140 に接続され、ATA/ATAPI 側のマスタ側からは、ATA/ATAPI コネクタ 160 に接続され、ATA/ATAPI コネクタ 204 により、ストレージ機器 300 の ATA/ATAPI コネクタ 23 に接続される。

【0095】

一方、スレーブ側は、コンフィグレーション LSI 130 に接続され、パラレルバス 172 及びシリアルライン 174 より、各種メモリカードのコネクタ 110, 120 に接続される。従って、各種メモリカードへのアクセスが可能となる。

。

【0096】

USB-ATA/ATAPI変換LSI140からのマスタ/スレーブの接続は、逆にすることも可能で、ホストPCから見た場合には、ドライブレターの順位が変わる

ことになる。装置の構成としては、ATA/ATAPIインターフェースを持つ可換型ストレージ機器300からプリント板100上のATA/ATAPIコネクタ160へのケーブル204で配線され、プリント板100上のUSB-ATA/ATAPI変換器140を介しUSBコネクタ180に接続されたUSBケーブル200からホストPCへ接続される。

【0097】

次に、ホストPCと、ATA/ATAPI接続する場合には、ホストPCは、図15に示すATA/ATAPIケーブル210で、プリント板100上のATA/ATAPIコネクタ160に接続される。ここから、コンフィグレーションLSI130に配線され、それぞれのメモ리카ードコネクタ110, 120へ配線される。コンフィグレーションLSIには、ATA/ATAPIのマスタ/スレーブ設定のピン150が用意されており、固定的にマスタあるいはスレーブに設定する。また、この端子をショートプラグ等で設定可能とする仕様も選択できる。

【0098】

更に、図15に示すようなATA/ATAPIケーブル210のコネクタ216で、可換型ストレージ機器300のプリント基板40のコネクタ23に接続する。

【0099】

このように、メモ리카ード基板（インターフェース基板）100を、図1乃至図3のように構成する事で、ATA/ATAPIインターフェースを有する複合型の装置と、USB-ATA/ATAPI変換LSI140のような搭載されたLSIによって決まるインターフェースを持つ装置との複合型の装置が共用可能となる。共用はプリント板レベル、装置完成レベルのどちらでも可能である。

【0100】

尚、図15のATA/ATAPIケーブル210は、ホスト側コネクタ212、電源コネクタ206と、接続ケーブル218と、プリント基板用コネクタ214と、接続ケーブル220と、ストレージ機器用コネクタ216とで構成される。

【0101】

[他の実施の形態]

前述の実施の形態では、図3のような光磁気ディスクドライブで、可換型ストレージ装置を説明したが、これ以外の構成の可換型ストレージ装置、例えば、磁気ディスクドライブ、光ディスクドライブ、光磁気ディスクドライブ等や、可換型でない光ディスクドライブや光磁気ディスクドライブや磁気ディスクドライブを利用できる。

【0102】

又、インターフェースを、USB、ATA/ATAPI、メモリカードで説明したが、IEEE1394、SCSI等の他のインターフェースを適用でき、インターフェースの数も2種類に限らず、3種類以上であっても良い。更に、メモリカードも、他の形式のメモリカードを使用できる。

【0103】

以上、本発明を実施の形態により説明したが、本発明の趣旨の範囲内において、本発明は、種々の変形が可能であり、本発明の範囲からこれらを排除するものではない。

【0104】

(付記1) メモリカード機器と可換型ストレージ機器とを備えた複合型記憶装置において、第1のインターフェースを有する可換型ストレージ機器と、第1及び第2のインターフェースを有するカード用基板とを有し、前記カード用基板は、前記第2のインターフェースを前記第1のインターフェースに変換するインターフェース変換回路と、前記インターフェース変換回路に接続されたコネクタと、前記インターフェース回路に接続された前記メモリカード機器を有することを特徴とする複合型記憶装置。

【0105】

(付記2) 前記メモリカード機器は、メモリカードのコネクタと、前記コネクタに接続され、前記メモリカードの少なくともリード及びライトの一方を制御するメモリカード制御回路とで構成されたことを特徴とする付記1の複合型記憶装置。

【0106】

(付記3) 前記メモリカードのコネクタは、異なる種類のメモリカードに対応する複数のコネクタで構成され、前記メモリカード制御回路は、前記異なる種類の各メモリカードの少なくともリード及びライトの一方を制御するメモリカード制御回路で構成されたことを特徴とする付記2の複合型記憶装置。

【0107】

(付記4) 前記第2のインターフェースで外部接続する時は、前記カード用基板のコネクタと前記可換型ストレージ機器とのコネクタとを接続するケーブルを更に設けたことを特徴とする付記1の複合型記憶装置。

【0108】

(付記5) 前記第1のインターフェースで外部接続する時は、前記外部と、前記カード用基板のコネクタと前記可換型ストレージ機器とのコネクタとを接続するケーブルを更に設けたことを特徴とする付記1の複合型記憶装置。

【0109】

(付記6) 前記メモリカードと前記可換型ストレージ機器とのマスタ／スレーブを設定する設定手段を、前記カード用基板に設けたことを特徴とする付記2の複合型記憶装置。

【0110】

(付記7) 前記カード用基板は、前記メモリカード用機器と前記インターフェース変換回路とを片面実装したことを特徴とする付記1の複合型記憶装置。

【0111】

(付記8) 前記可換型ストレージ機器は、ディスクドライブで構成されたことを特徴とする付記1の複合型記憶装置。

【0112】

(付記9) 前記ディスクドライブは、ディスクドライブ機構と、前記ディスク

ドライブ機構を制御する回路を搭載したドライブ用基板とを有することを特徴とする付記 8 の複合型記憶装置。

【0113】

(付記 10) 前記第 1 のインターフェースが、パラレルインターフェースであり、前記第 2 のインターフェースが、シリアルインターフェースであることを特徴とする付記 1 の複合型記憶装置。

【0114】

(付記 11) 前記第 1 のインターフェースが、ATA/ATAPI インターフェースであり、前記第 2 のインターフェースが、USB インターフェースであることを特徴とする付記 10 の複合型記憶装置。

【0115】

(付記 12) 第 1 及び第 2 のインターフェースを有するカード用基板において、前記第 2 のインターフェースを前記第 1 のインターフェースに変換するインターフェース変換回路と、前記インターフェース変換回路に接続され、前記第 1 のインターフェースで外部と接続するためのコネクタと、前記インターフェース回路と前記コネクタに接続された前記メモリカード機器を有することを特徴とするカード用基板。

【0116】

(付記 13) 前記メモリカード機器は、メモリカードのコネクタと、前記コネクタに接続され、前記メモリカードの少なくともリード及びライトの一方を制御するメモリカード制御回路とで構成されたことを特徴とする付記 12 のカード用基板。

【0117】

(付記 14) 前記メモリカードのコネクタは、異なる種類のメモリカードに対応する複数のコネクタで構成され、前記メモリカード制御回路は、前記異なる種類の各メモリカードの少なくともリード及びライトの一方を制御するメモリカード制御回路で構成されたことを特徴とする付記 13 のカード用基板。

【0118】

(付記 15) 前記第 2 のインターフェースで外部接続する時は、前記カード用

基板のコネクタと可換型ストレージ機器とのコネクタとをケーブル接続することを特徴とする付記 12 のカード用基板。

【0119】

(付記 16) 前記第 1 のインターフェースで外部接続する時は、前記外部と、前記カード用基板のコネクタとをケーブル接続するたことを特徴とする付記 12 のカード用基板。

【0120】

(付記 17) 前記メモリカードと前記外部の可換型ストレージ機器とのマスター／スレーブを設定する設定手段を、更に設けたことを特徴とする付記 13 のカード用基板。

【0121】

(付記 18) 前記カード用基板は、前記メモリカード用機器と前記インターフェース変換回路とを片面実装したことを特徴とする付記 12 のカード用基板。

【0122】

(付記 19) 前記第 1 のインターフェースが、パラレルインターフェースであり、前記第 2 のインターフェースが、シリアルインターフェースであることを特徴とする付記 12 のカード用基板。

【0123】

(付記 20) 前記第 1 のインターフェースが、ATA／ATAPI インターフェースであり、前記第 2 のインターフェースが、USB インターフェースであることを特徴とする付記 19 のカード用基板。

【0124】

【発明の効果】

このように、本発明では、カード用基板に、第 2 のインターフェースと第 1 のインターフェースとのインターフェース変換回路と、第 1 のインターフェースのコネクタと、メモリカード機器を設けたので、単一のインターフェースを有するメモリカードと可換型ストレージ機器を、複数のインターフェースで対応する複合型記憶装置を容易に実現できる。

【図面の簡単な説明】

【図 1】

本発明の複合型記憶装置の一実施の形態のカード用基板の構成図である。

【図 2】

図 1 のコンフィグレーション用 L S I のブロック図である。

【図 3】

図 1 のカード用基板の斜視図である。

【図 4】

本発明の複合型記憶装置の一実施の形態の可換型ストレージ機器の外観図である。

【図 5】

図 4 の可換型ストレージ機器の断面図である。

【図 6】

図 4 の可換型ストレージ機器の制御ブロック図である。

【図 7】

図 5 の可換型ストレージ機器のプリント基板の回路実装図である。

【図 8】

本発明の一実施の形態の複合型記憶装置の正面図である。

【図 9】

図 9 の複合型記憶装置の断面図である。

【図 10】

図 9 の複合型記憶装置のフロント側から見た斜視図である。

【図 11】

図 10 の複合型記憶装置の分解斜視図である。

【図 12】

図 9 の複合型記憶装置のバック側から見た斜視図である。

【図 13】

図 8 乃至図 12 の複合型記憶装置の U S B インターフェース接続時の説明図である。

【図 14】

図 8 乃至図 12 の複合型記憶装置の A T A / A T A P I インターフェース接続時の説明図である。

【図 15】

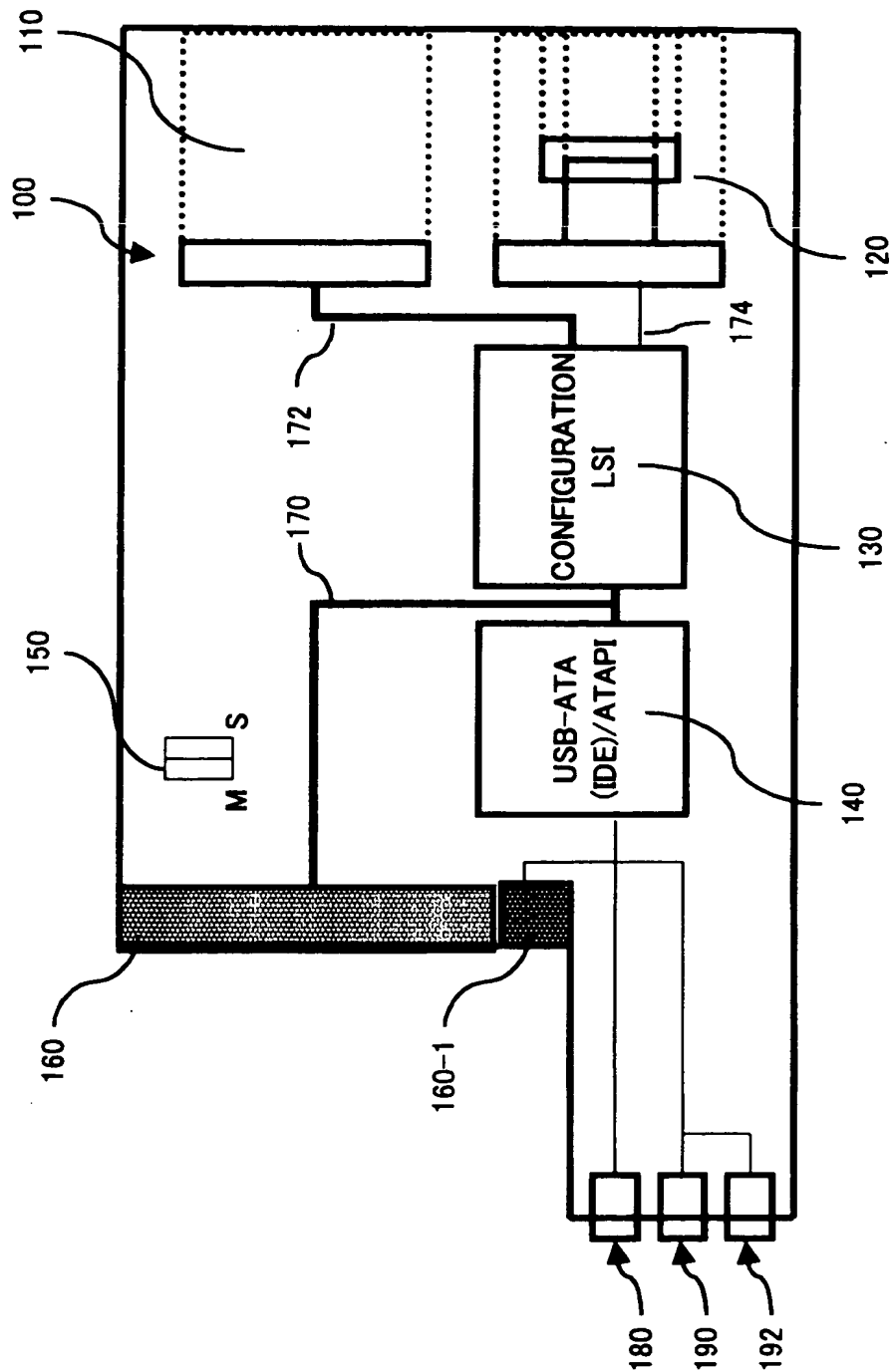
図 14 の接続ケーブルの構成図である。

【符号の説明】

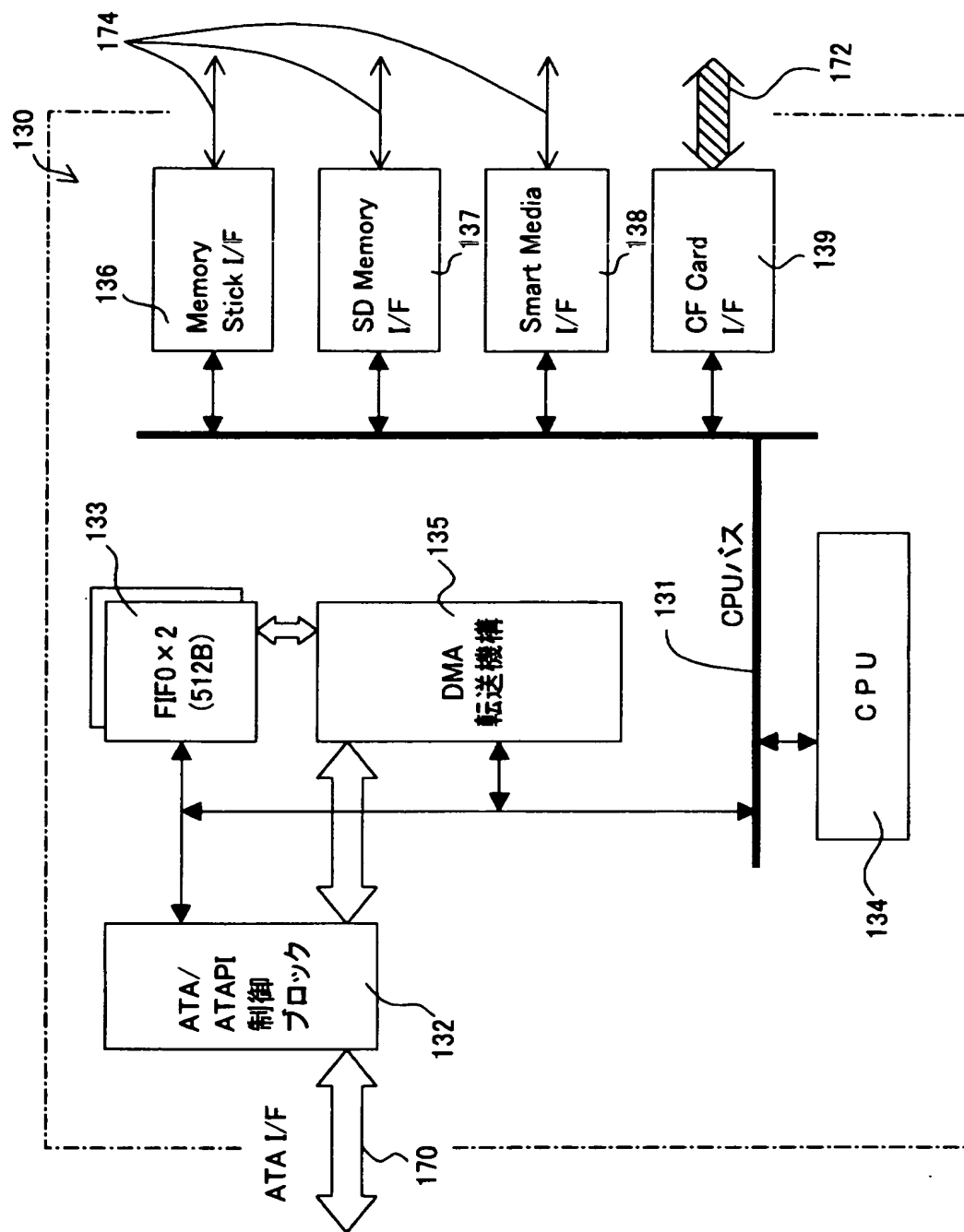
- 100 カード用基板
- 110、120 カード用コネクタ (スロット)
- 140 USB-A T A / A T A P I 変換回路
- 130 コンフィグレーション L S I
- 150 マスタ / スレーブ設定ジャック
- 160 A T A / A T A P I コネクタ
- 170、172 パラレルバス
- 174 シリアルライン
- 180 USBコネクタ
- 200 前面パネル
- 300 可換型ストレージ装置 (MOドライブ)
- 22 ドライブ機構
- 24 MOスロット
- 23 A T A / A T A P I コネクタ
- 40 ドライブ基板

【書類名】 図面

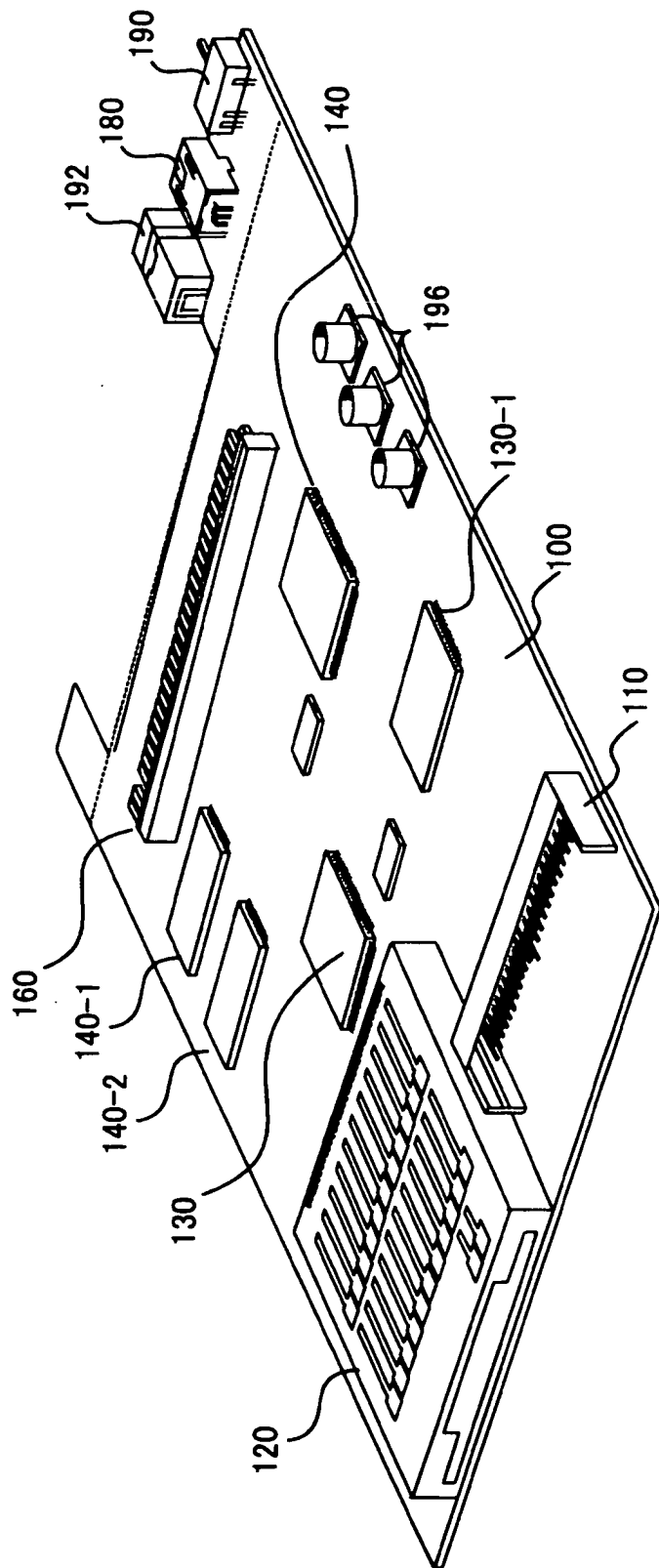
【図 1】



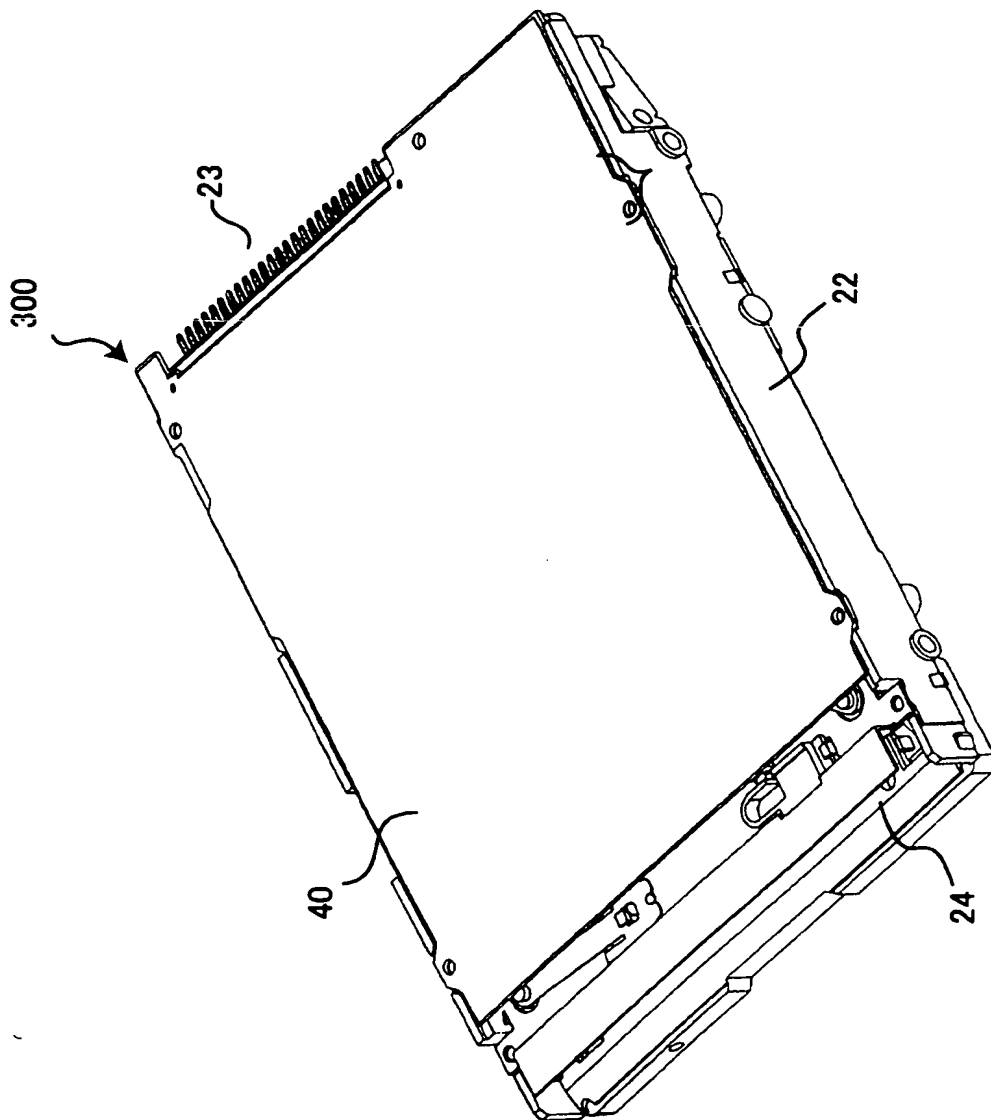
【図 2】



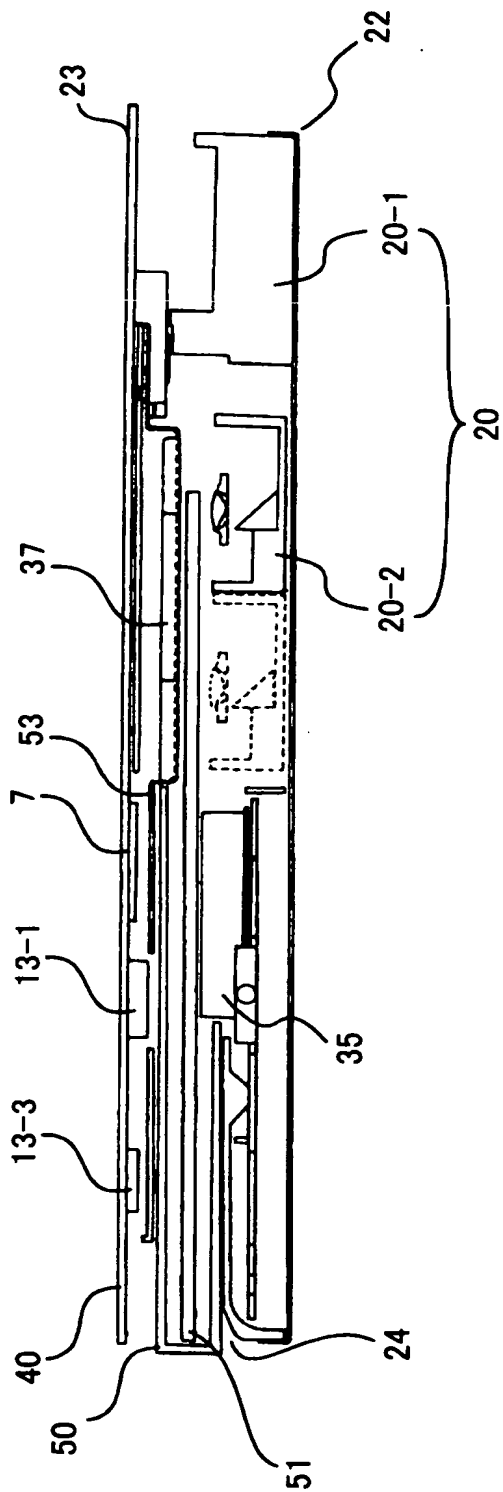
【図 3】



【図 4】

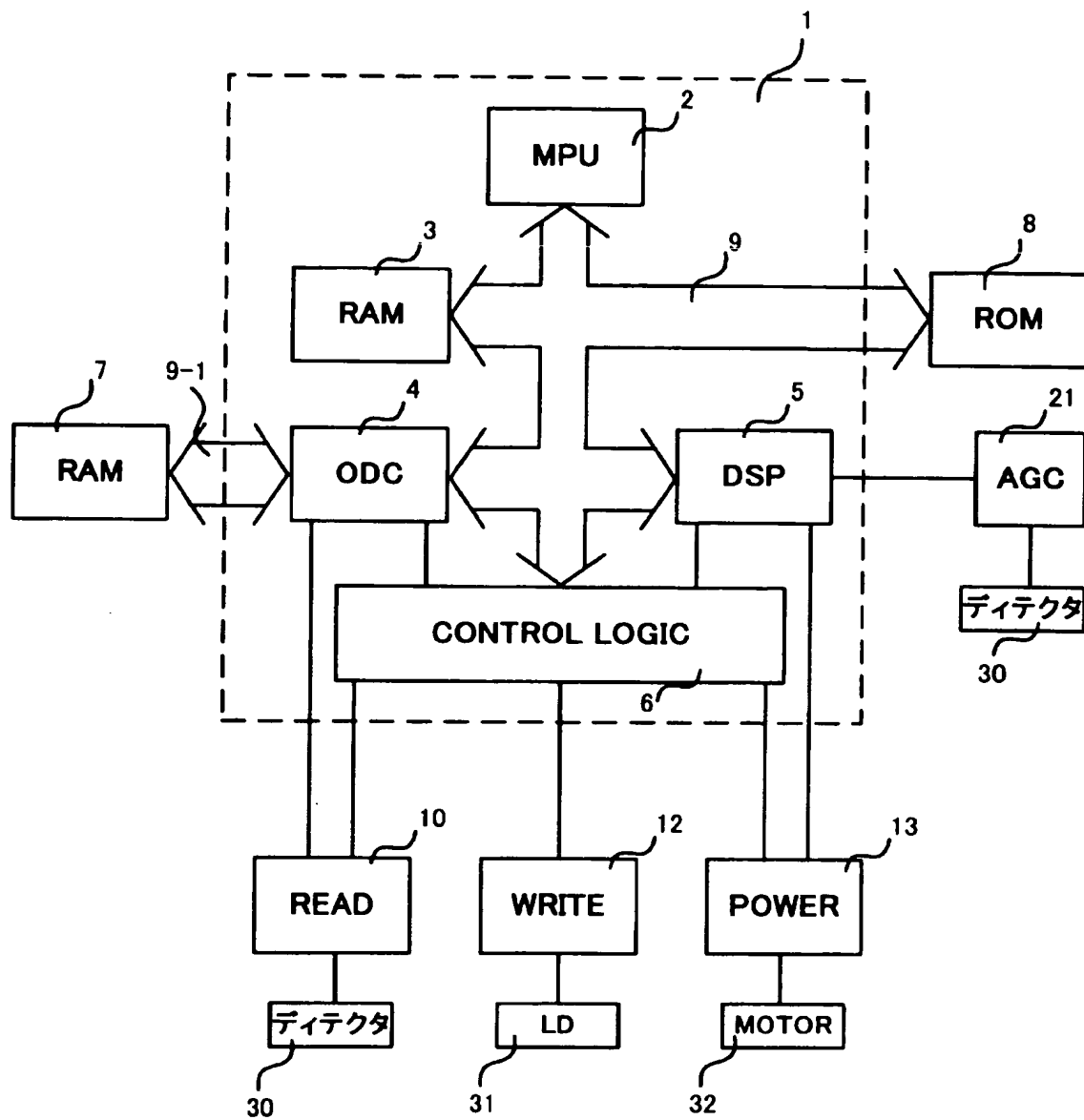


【図 5】

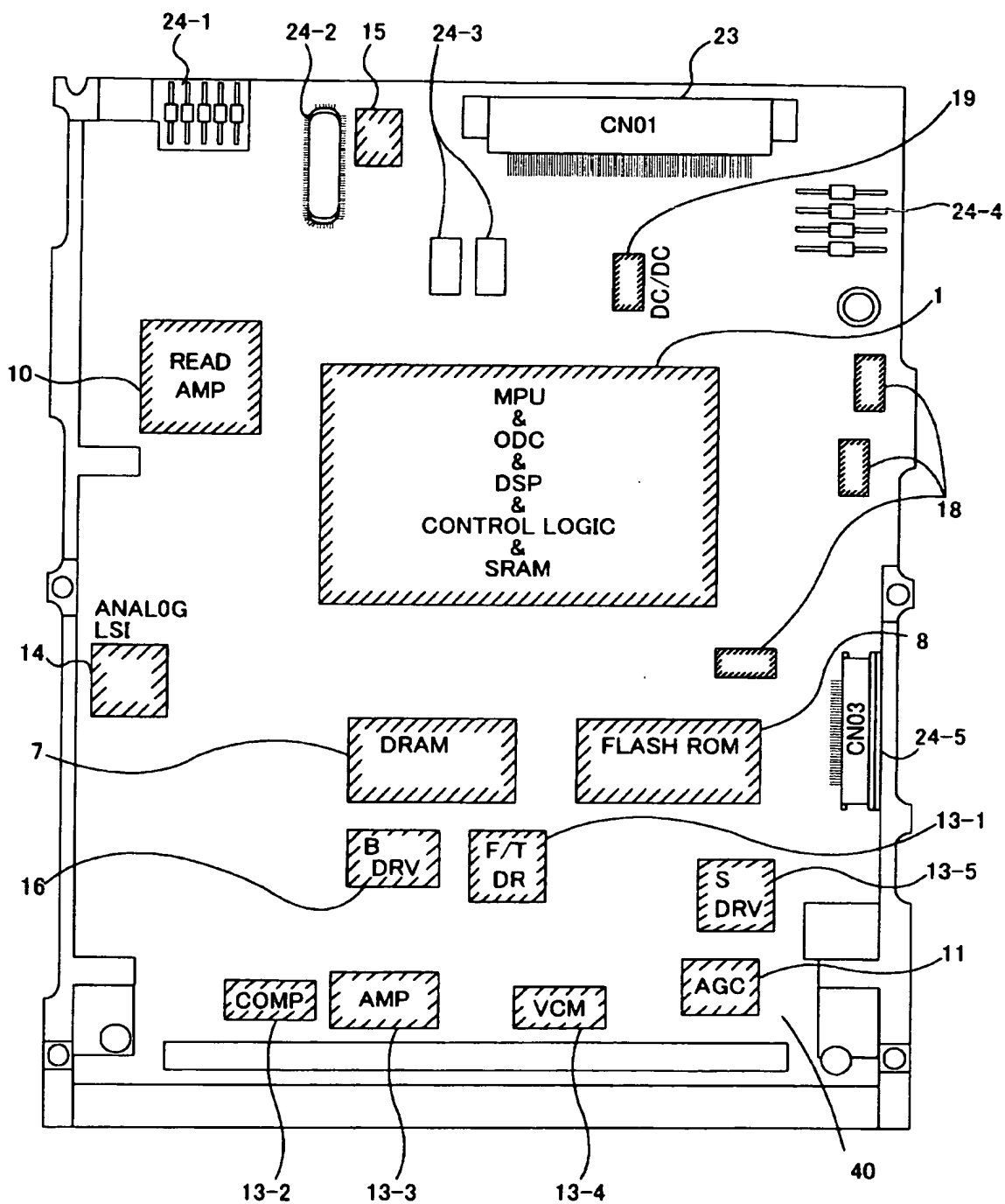


【図 6】

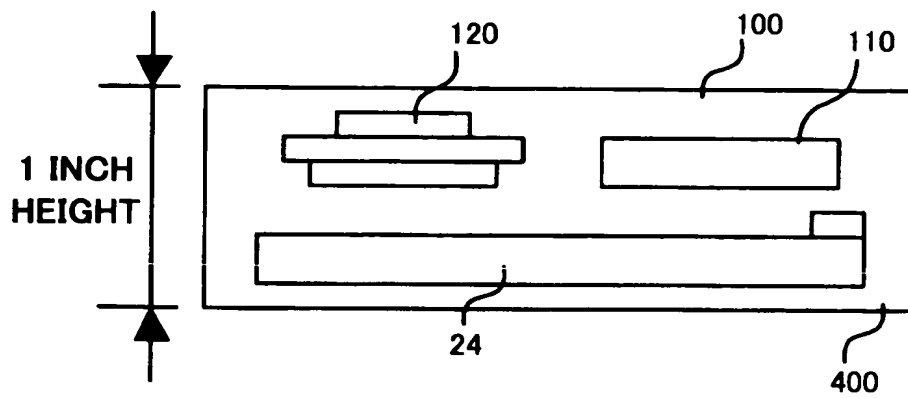
構成図



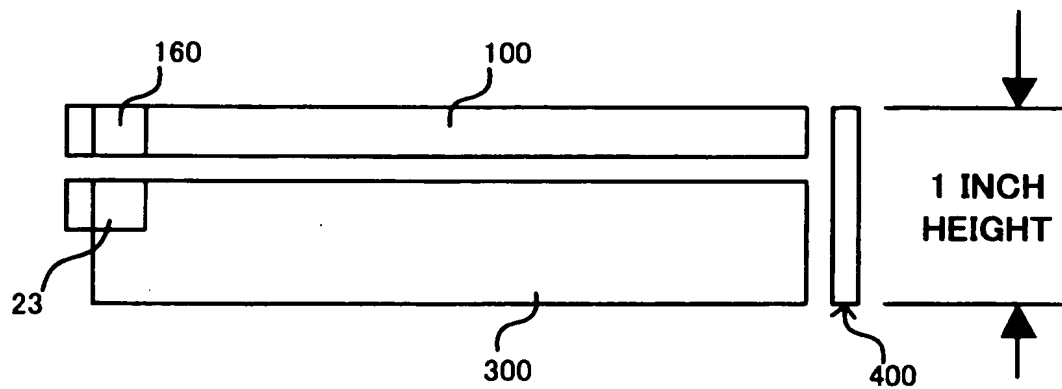
【図 7】



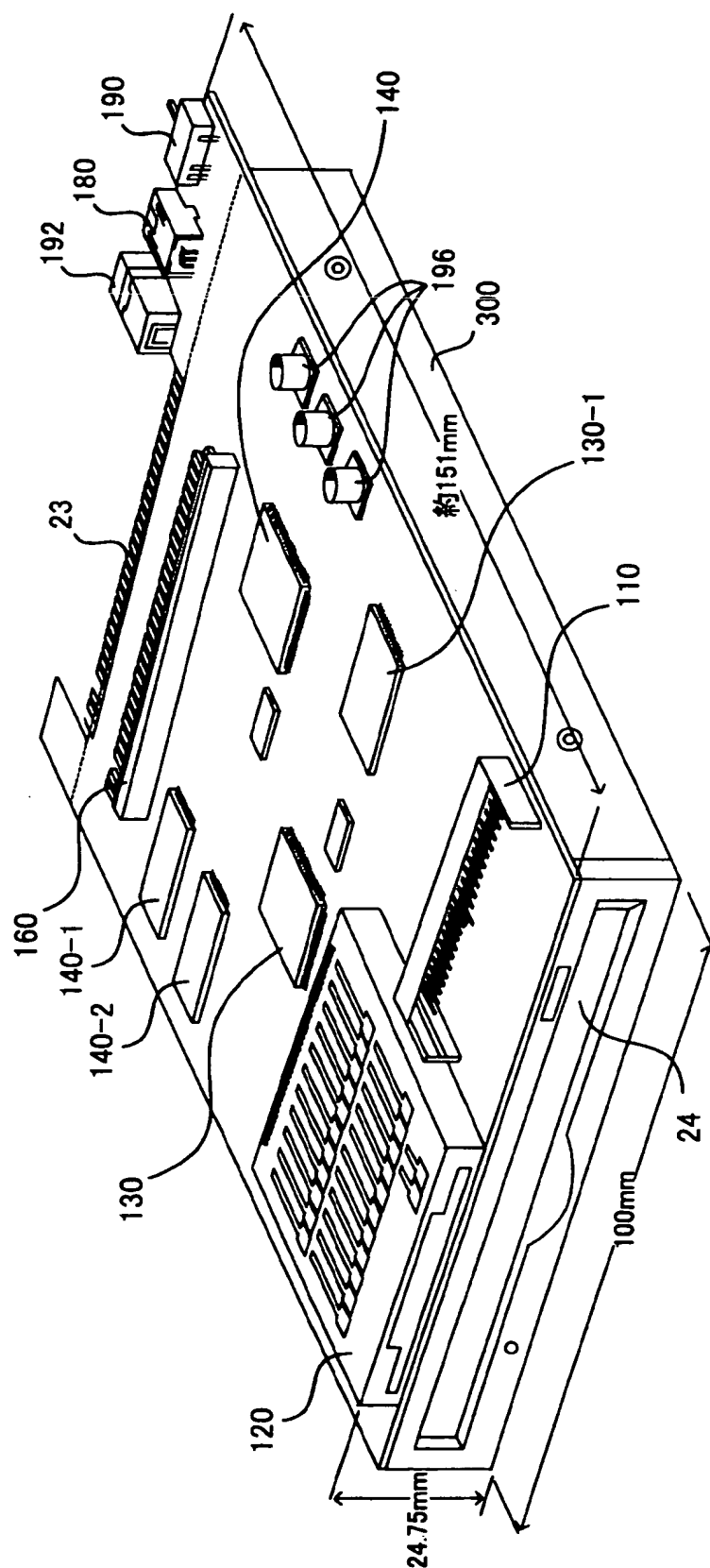
【図 8】



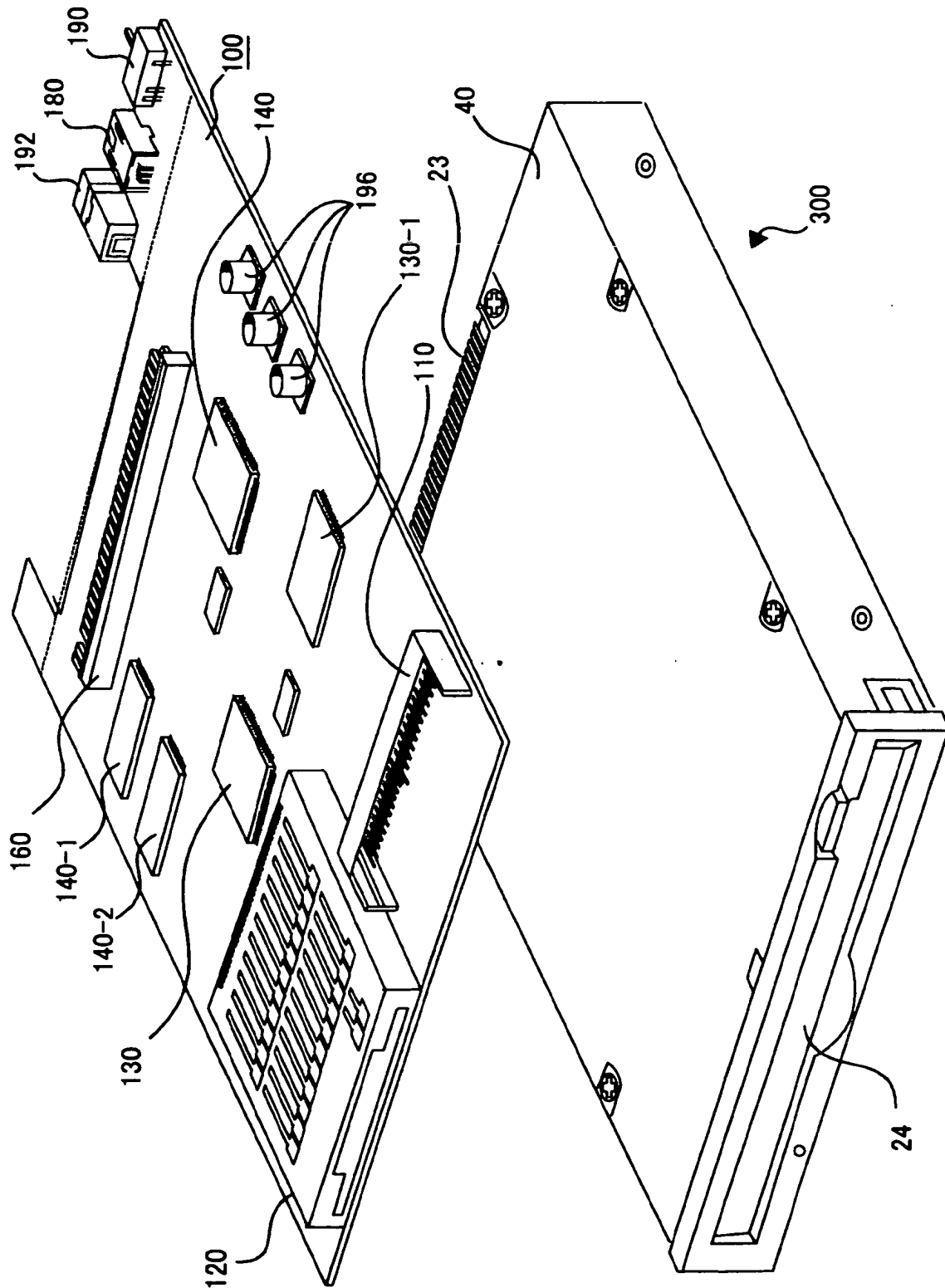
【図 9】



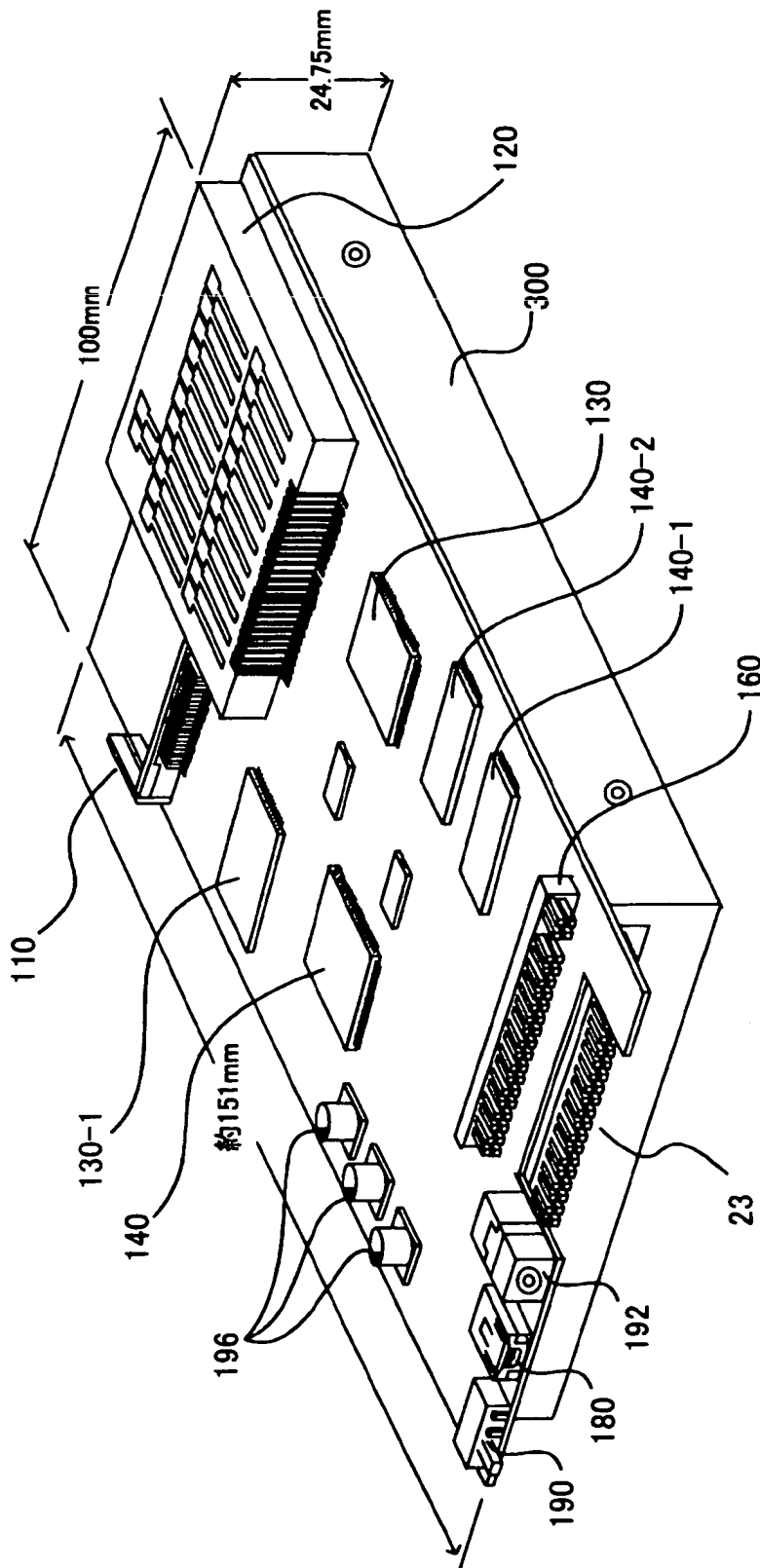
【図 10】



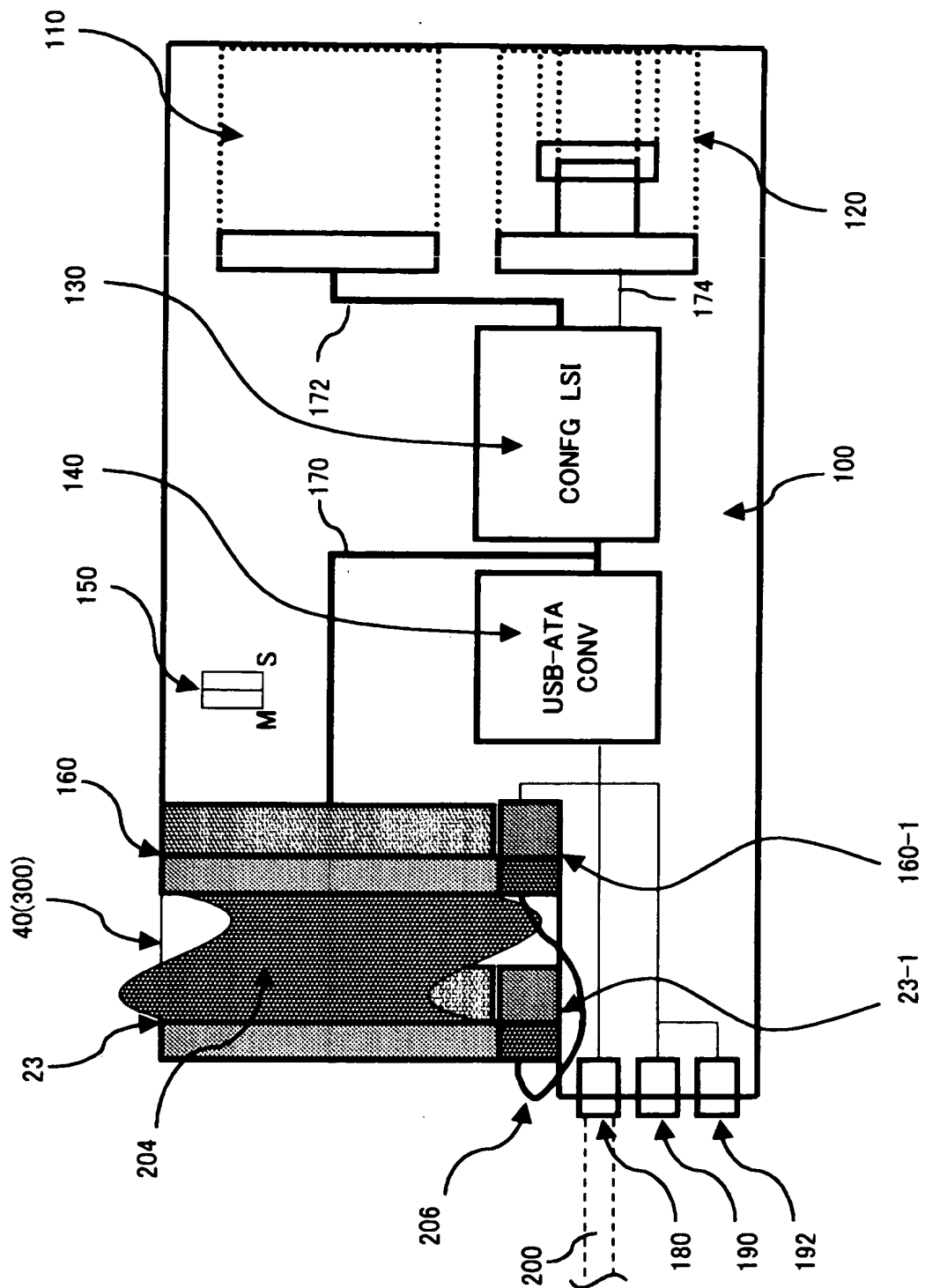
【図 11】



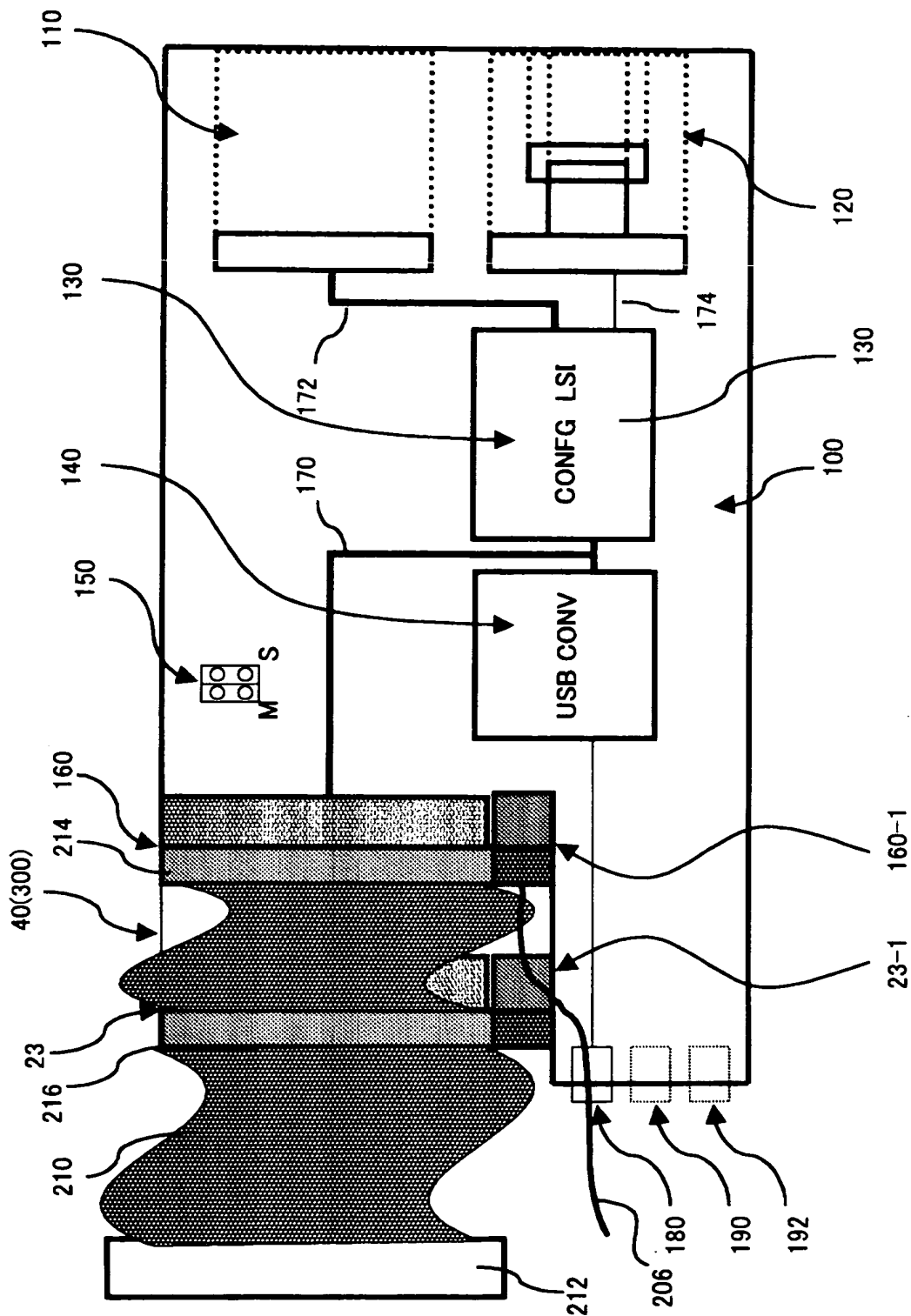
【図 12】



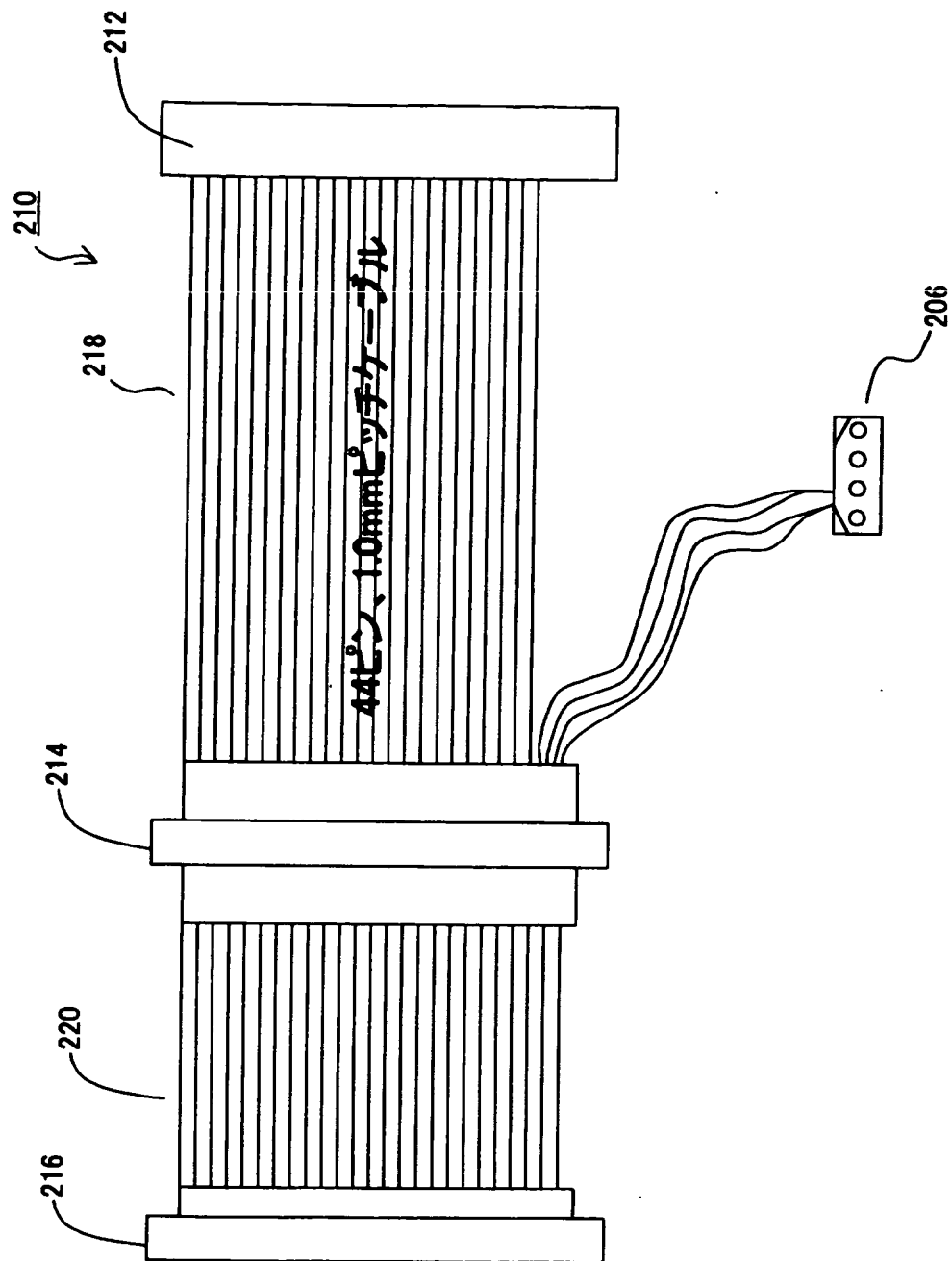
【図 13】



【図 14】



【図 15】



【書類名】 要約書

【要約】

【課題】 メモリカードと可換型ストレージ装置を有する複合型記憶装置において、複数の外部インターフェースを容易に且つ小型に実現する。

【解決手段】 カード用基板（100）に、第2のインターフェースと第1のインターフェースとのインターフェース変換回路（140）と、第1のインターフェースのコネクタ（160）と、メモリカード機器（130, 110, 120）を設けたので、単一のインターフェースを有するメモリカードと可換型ストレージ機器（300）を、複数のインターフェースで対応する複合型記憶装置を容易に実現できる。

【選択図】 図10

特願 2003-023617

出 願 人 履 歴 情 報

識別番号

[000005223]

1. 変更年月日

1996年 3月26日

[変更理由]

住所変更

住 所

神奈川県川崎市中原区上小田中4丁目1番1号

氏 名

富士通株式会社